Interreg Bayern-Österreich
Kofinanziert von der Europäischen Union
PEMOWE Electronics Inspection Network

ELEKTRISCHE PRÜFUNG VON HV-KOMPONENTEN | PEMOWE FALLSTUDIE

Thermische Impedanzspektroskopie zur Prüfung von Leistungshalbleitermodulen

Hochschule Kempten

Ausgangslage

Die Zuverlässigkeit von Leistungshalbleitermodulen wird maßgeblich durch den Zustand der Chip-Montage- und Substrat-Verbindungsschichten beeinflusst, die den Hauptwärmepfad vom Halbleiterübergang zum Kühlkörper bilden. Eine Verschlechterung dieser Grenzflächen erhöht den Wärmewiderstand und die Sperrschichttemperatur; bei fortschreitender Degradation führt dies zum Ausfall des Bauteils.

Diese Fallstudie veranschaulicht den Einsatz der thermischen Impedanzspektroskopie (TIS) zur zerstörungsfreien Erkennung und Lokalisierung von Degradationserscheinungen innerhalb des Wärmepfads von Leistungshalbleitermodulen.

Prüfobjekt

Untersucht wurde ein SiC-MOSFET-Leistungsmodul in Halbbrückenbauweise, bestehend aus einem SiC-Chip, einer Ag-Sinter-Chip-Verbindungsschicht, einem Al_2O_3-DBC-Substrat und einer 3 mm dicken Kupfergrundplatte. Zwei Proben mit gezielt eingebauten Defekten wurden geprüft:

- **Probe 1:** Chip auf der High-Side mit einem Defektanteil in der Chipmontageschicht von etwa 50 %; der Chip auf der Low-Side dient als einwandfreie Referenz.
- **Probe 2:** Chip auf der Low-Side mit einem Defektanteil von etwa 60 % in der Sinterschicht zwischen DBC-Substrat und Kupfergrundplatte; der Chip auf der High-Side dient als Referenz.

Methodik

Die thermische Impedanzspektroskopie dient zur Bewertung des transienten thermischen Verhaltens eines Leistungsmoduls nach einem Erwärmungsimpuls. Die gemessene transiente Kurve wird in eine kumulative Strukturfunktion umgewandelt. Dadurch lassen sich Änderungen des thermischen Widerstands innerhalb des Wärmeflusswegs lokalisieren und Defekte an Grenzflächen wie der Chip-Befestigung und den Substrat-Verbundschichten identifizieren.

Prüfverfahren

Das Prüfobjekt (DUT) wurde auf einem wassergekühlten Kühlkörper montiert und bis zum thermischen Gleichgewicht erwärmt. Nach dem Abschalten des Heizstroms wurde der Abkühlverlauf aufgezeichnet, wobei die Durchlassspannung als temperaturempfindlicher elektrischer Parameter (TSEP) herangezogen wurde.

AUF EINEN BLICK

PRÜFOBJEKT
SiC-MOSFET-Leistungsmodul in Halbbrückenbauweise, zwei Proben mit gezielt eingebauten Defekten

VERFAHREN
Thermische Impedanzspektroskopie (TIS), Durchlassspannung als temperaturempfindlicher Parameter (TSEP)

ERGEBNIS
Defekte in Chip-Befestigungs- und Sinterschicht zerstörungsfrei erkannt und lokalisiert

ABLAUF

1. Prüfobjekt (DUT) auf wassergekühltem Kühlkörper montieren
2. Erwärmen bis zum thermischen Gleichgewicht
3. Heizstrom abschalten, Abkühlverlauf über die Durchlassspannung (TSEP) aufzeichnen
4. Auswertung mit MATLAB und TDIM-Master: thermische Impedanz und kumulative Strukturfunktion
5. Vergleich mit dem Referenzobjekt

Das Einschwingverhalten wurde mit MATLAB und TDIM-Master analysiert, um thermische Impedanz und kumulative Strukturfunktion zu ermitteln. Diese wurden mit denen des Referenzobjekts verglichen, um die Auswirkungen der eingebrachten Defekte zu bewerten.

Ergebnisse

Probe 1 – Defekt in der Chip-Befestigungsschicht. Im Vergleich der Strukturfunktionen des intakten und des defekten Chips ist die Chip-Befestigungsschicht deutlich zu erkennen; beim defekten Chip tritt ein zusätzlicher Wärmewiderstand von etwa 0,05 K/W auf. Dies führt zu einem Anstieg des Wärmewiderstands $R_{th,jc}$ um etwa 0,20 K/W – der Defekt an der Chip-Befestigung schränkt den Wärmefluss also entlang des gesamten Wärmepfads ein.

Probe 2 – Defekt in der Substrat-Bindeschicht. Probe 2 weist einen Defekt von 60 % in der Bindeschicht zwischen DBC-Substrat und Kupfergrundplatte auf, was durch eine SAM-Aufnahme bestätigt wird. Die Strukturfunktionen verlaufen bis zum DBC-Substrat nahezu identisch, bevor sie an der Sinterschicht auseinanderlaufen. Es wird ein zusätzlicher Wärmewiderstand von etwa 0,15 K/W beobachtet, was zu einem Anstieg von $R_{th,jc}$ um etwa 0,22 K/W führt.

Fazit

Mithilfe der thermischen Impedanzspektroskopie (TIS) konnten Defekte sowohl in der Chip-Befestigungsschicht als auch in den Sinterlagen durch die Analyse von Veränderungen der Strukturfunktion erfolgreich erkannt und lokalisiert werden.

KENNZAHLEN

+0,20 K/W

Anstieg $R_{th,jc}$ bei ca. 50 % Defekt in der Chipmontageschicht (Probe 1)

+0,22 K/W

Anstieg $R_{th,jc}$ bei ca. 60 % Defekt in der Sinterschicht DBC/Grundplatte (Probe 2)

KONTAKT

Hochschule für angewandte Wissenschaften Kempten

Cuong Hoang
cuong.hoang@hs-kempten.de
Tel. +49 (0) 831 2523-9363
www.hs-kempten.de

PROJEKTKONTEXT

PEMOWE – Prüf-Netzwerk für die Energie- und Mobilitätswende

Im Interreg-Projekt PEMOWE kooperieren bayerische und österreichische Forschungseinrichtungen, um kleine und mittlere Unternehmen (KMU) bei der Herstellung möglichst zuverlässiger elektrischer und elektronischer Komponenten zu unterstützen – mit Fokus auf Bauteile, die zur Stromerzeugung aus erneuerbaren Quellen und in der Elektromobilität zum Einsatz kommen. Bauteile werden für spezifische Analysen von einem Partner zum nächsten weitergegeben; dieses Zusammenspiel ermöglicht eine tiefgreifende Bauteilprüfung, die über die derzeitige Praxis hinausgeht.

Projekt-ID	BA0100107 (Spezifisches Ziel 1)
Laufzeit	01.09.2023 – 31.08.2026
Budget	€ 1.343.042,90 (Fördersatz 75 % EFRE)
Lead Partner	FH Oberösterreich Forschungs & Entwicklungs GmbH
Projektpartner	Fachhochschule Vorarlberg GmbH, Technische Hochschule Deggendorf, Hochschule Kempten

Kategorie dieser Fallstudie: **Elektrische Prüfung von HV-Komponenten** · PCB-Fertigung · Funktionstests · Lebensdauertests · Prüfung von MOSFETs

Weitere Fallstudien, Events und Ergebnisse
pemowe.3dct.at